



Attorney's Docket No.: 12816-006001
Client's Docket No.: S0816 GC/aja

2667

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Lajos Gazsi et al.
Serial No. : 09/803,384
Filed : March 9, 2001
Title : HIGH-SPEED ROUTER

Art Unit : 2661
Examiner : Unknown

RECEIVED

JUL 12 2001

Technology Center 2600

Commissioner for Patents
Washington, D.C. 20231

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby perfects his claim of priority under 35 USC §119 by submitting a certified copy of German Application No. 10011667.1, filed March 10, 2000, the application from which priority is claimed.

Please apply any charges to Deposit Account No. 06-1050.

Respectfully submitted,

Date:

7/03/01

Faustino A. Lichauco
Reg. No. 41,942

Fish & Richardson P.C.
225 Franklin Street
Boston, MA 02110-2804
Telephone: (617) 542-5070
Facsimile: (617) 542-8906

20283663.doc

CERTIFICATE OF MAILING BY FIRST CLASS MAIL

I hereby certify under 37 CFR §1.8(a) that this correspondence is being deposited with the United States Postal Service as first class mail with sufficient postage on the date indicated below and is addressed to the Commissioner for Patents, Washington, D.C. 20231.

July 3, 2001

Date of Deposit

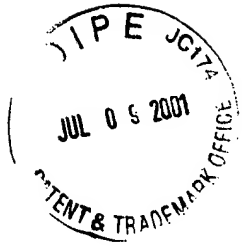
Signature

DENISE GARRIDO

Typed or Printed Name of Person Signing Certificate

BEST AVAILABLE COPY

BUNDESREPUBLIK DEUTSCHLAND



RECEIVED

JUL 1 2 2001

Technology Center 2600

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 100 11 667.1
Anmeldetag: 10. März 2000
Anmelder/Inhaber: Infineon Technologies AG,
München/DE
Bezeichnung: Hochgeschwindigkeits-Router
IPC: H 04 L 12/46

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 15. März 2001
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Beschreibung

Hochgeschwindigkeits-Router

- 5 Die Erfindung betrifft einen Hochgeschwindigkeits-Router zur Übertragung von Datenpaketen zwischen Datennetzen.

Datennetze dienen zum Austausch von Daten, die als Datenpakete organisiert sind. Gleichartige Datennetze werden durch sogenannte Bridges (engl.: Brücke) miteinander verbunden, während verschiedenartige Datennetze sogenannte Kopplungscomputer bzw. Gate Ways (engl.: Torweg) benötigen. Bei großen, miteinander gekoppelten gleichartigen Datennetzen werden die Datenwege durch sogenannte Router (engl.: Wegfinder) festgelegt. Ein Router ist ein Verknüpfungsrechner zwischen zwei Datennetzen. Er bildet einen Teil der drei untersten Schichten des OSI-Schichtmodells und regelt, welchen Weg ein zu versendendes Datenpaket nehmen soll. Im Gegensatz zu Bridges besitzen Router eine eigene MAC-Adresse, so dass sie sich gegenüber Stationen so verhalten, als seien sie selbst Kommunikationspartner. Router sind untereinander vernetzt und tauschen regelmäßig mittels eines Routingprotokolls Informationen über Konfigurationen, Leitungsposten, Anzahl der Router im Datenpfad, Fehlerraten und Bitratenkapazität miteinander aus. Die Router tauschen diese Informationen mit Hilfe bestimmter Protokolle aus, wobei heute Multi-Protokoll-Router Standard sind, d.h. Router, die verschiedene Protokolle verarbeiten können. Die Leistungskennzahl eines Routers ist der Durchsatz des Routers, der entweder in Datenpakete/Sekunde oder in Byte/Sekunde angegeben wird. Darüber hinaus hängt die Leistung eines Routers von der Bearbeitungszeit eines Datenpakets ab und von der Zeit zwischen der Datenverarbeitung zweier Datenpakete. Beides addiert sich zu der Verweilzeit eines Datenpakets im Router.

35

Datenpakete bestehen aus Kopfdaten bzw. einem Header, aus Nutzdaten (der sogenannten Payload) sowie aus Abschlussdaten

bzw. einem Trailer. In dem Header bzw. den Kopfdaten sind diverse Verwaltungsdaten für das Datenpaket enthalten, beispielsweise Adresse, Datenpaketnummer, Senderkennung, Datenpaketstatus usw. Die Nutzdaten enthalten die eigentliche zu übertragende Information.

Ein herkömmlicher Router ermöglicht die Datenübertragung zwischen verschiedenen schnellen Internet-Datennetzen, wie OC-12 oder OC-48-Schnittstellen. OC-12 weist eine Datenübertragungsrate von 622 MBit/Sekunde und OC-48 besitzt eine Datenübertragungsrate von 2,5 GBit/Sekunde. Für bidirektionale Verbindungen führt ein OC-48 Interface zu einem Datendurchsatz von 5.0 GBit/Sekunde. Diese extrem hohen Datenübertragungsgeschwindigkeiten stellen hohe Anforderungen an die Realisierung der Datenübertragungs-Router.

Fig. 1 zeigt den prinzipiellen Aufbau eines herkömmlichen Routers nach dem Stand der Technik. Der Router verbindet ein erstes lokales Datennetz LAN1 mit einem zweiten lokalen Datennetz LAN2. Der Router ist über Datenverarbeitungsblöcke der physikalischen Schicht an die Datennetze angeschlossen. Die physikalischen Datenverarbeitungsblöcke dienen dem Aufbau, der Unterhaltung und Wiederherstellung physikalischer Datenverbindungen, der Kodierung/Dekodierung, der Synchronisierung und Regenerierung des Sendetakts sowie den sogenannten Smoothing-Funktionen. Die Datenbits werden durch die physikalischen Datenverarbeitungsblöcke PHY aus dem über die Analogleitungen ankommenden Datenstrom extrahiert bzw. an diese abgegeben. Die physikalischen Datenverarbeitungsblöcke PHY sind jeweils mit einer Linecard verbunden. Eine Linecard enthält jeweils ein Eingabe/Ausgabeport IO sowie eine Datenweiterleitungsschaltung DW. Die beiden Linecards des Routers sind mit einem Switch bzw. einem Schaltwerk S verbunden.

Fig. 2 stellt einen Datenpfad innerhalb einer Linecard eines herkömmlichen Routers nach dem Stand der Technik dar. Das angelegte Datenpaket durchläuft den gesamten Datenpfad. Zu-

nächst gelangt das Datenpaket in einen Eingangspuffer, in dem es zwischen gespeichert wird. Anschließend erfolgt die Kopfdatenverarbeitung, die Datenverarbeitung der in dem Header des Datenpakets enthaltenen Daten. Das Datenpaket wird weitergeleitet und geschaltet und gelangt schließlich in einen Ausgangspuffer. In einem weiteren Schritt erfolgt daran anschließend das sogenannte Scheduling in einem Scheduler. Die freigeschalteten Datenverarbeitungseinheiten, d.h. die Kopfdatenverteilungseinheit, die Weiterleitungsschaltung sowie der Scheduler müssen schnell genug arbeiten, um eine Überlaufen der Pufferspeicher zu verhindern. Daher werden diese Einheiten herkömmlicherweise als anwendungsspezifisch integrierte Schaltungen, sogenannten ASICs, implementiert.

Das Internet zeichnet sich durch starkes Wachstum und Flexibilität aus. Insbesondere Internetdienste wie Sicherheit (Security), Quality of Service QOS und Traffic Engineering unterliegen verschiedenen Konfigurationen und Veränderungen. Herkömmliche Router, deren Verarbeitungseinheiten als ASICs implementiert sind, weisen den Nachteil auf, dass sie gegenüber Konfigurationsänderungen unflexibel sind, da ihre Hardware festgelegt ist. Es wurden daher Router vorgeschlagen, die programmierbar sind und Prozessoren enthalten. Da die Datenverarbeitungsgeschwindigkeit eines einzelnen Prozessors nicht mit der Übertragungsgeschwindigkeit üblicher Datenübertragungsnetze mithalten kann, wurden Multi-Prozessor-Router mit mehreren Prozessoren vorgeschlagen, die eine Pipeline-Architektur aufweisen.

Fig. 3 zeigt einen derartigen herkömmlichen Multi-Prozessor-Router mit Pipeline-Architektur nach dem Stand der Technik. Hierbei enthält der Router mehrere Prozessoren P1-P4, den jeweils spezifische Aufgaben zugeteilt sind. Dabei übernehmen beispielsweise die drei in Reihe geschalteten Prozessoren P1-P3 verschiedene Aufgaben in Kopfdaten-Datenverarbeitung und der Prozessor P4 das Scheduling.

Derartige Multiprozessor-Router führen zwar zu einer Erhöhung der Datenverarbeitungsgeschwindigkeit jedoch weisen sie den Nachteil auf, dass verschiedene unterschiedliche Prozessoren P1-P4 für die unterschiedlichen Aufgaben programmiert werden müssen. Darüberhinaus wird das Testen derartiger herkömmlicher Multi-Prozessor-Router aufgrund der Verwendung verschiedenartig programmierter Prozessoren erheblich erschwert.

Es ist daher die Aufgabe der vorliegenden Erfindung einen Hochgeschwindigkeits-Router zuschaffen, der einfach programmierbar und testbar ist und gleichzeitig eine sehr hohe Datenübertragungsgeschwindigkeit erlaubt.

Dies Aufgabe wird durch einen Hochgeschwindigkeits-Router mit den im Patentanspruch 1 angegebenen Merkmalen gelöst.

Die Erfindung schafft einen Hochgeschwindigkeits-Router zur Übertragung von Datenpaketen, die Kopfdaten und Nutzdaten enthalten, zwischen Datennetzen, wobei der Router mehrere Datenverarbeitungs-Prozessoren zur parallelen Datenverarbeitung der Kopfdaten aufweist.

Der Hochgeschwindigkeits-Router weist vorzugsweise einen Demultiplexer zum Trennen der anliegenden Datenpakete in Kopf- und Nutzdaten auf.

Vorzugsweise ist ein Verteilungsprozessor zur Verteilung der abgetrennten Kopfdaten an die verschiedenen Datenverarbeitungsprozessoren vorgesehen.

Der Verteilungsprozessor verteilt die Kopfdaten vorzugsweise in Abhängigkeit von der Priorität der Kopfdaten und der Arbeitsbelastung der Datenverarbeitungsprozessoren.

Dabei erfolgt die Verteilung der Kopfdaten an die Datenverarbeitungsprozessoren vorzugsweise mittels einer DMA-Operation.

Bei einer weiteren bevorzugten Ausführungsform ist ein CAM-Coprozessor mit einem Assoziativspeicher zur Klassifizierung der Datenpakete vorgesehen.

- 5 Vorzugsweise ist ferner ein Nutzdatenspeicher zum Zwischenspeichern der getrennten Nutzdaten vorgesehen.

Dabei enthalten die Kopf- und Nutzdaten eines Datenpakets vorzugsweise jeweils eine Kennzeichnung.

10

Vorzugsweise ist ferner ein erster Multiplexer zum Zusammensetzen der verarbeiteten Kopfdaten und der Nutzdaten vorgesehen, wobei die Nutzdaten von dem Nutzdatenspeicher oder einem Schaltwerk stammen.

15

Weiterhin ist vorzugsweise ein zweiter Multiplexer zum Zusammensetzen der in Nutzdatenspeicher zwischengespeicherten Nutzdaten und der verarbeiteten Kopfdaten vorgesehen.

- 20 Bei einer bevorzugten Ausführungsform des erfindungsgemäßen Hochgeschwindigkeits-Routers ist dem ersten Multiplexer ein FIFO-Speicher nachgeschaltet zur Abgabe der zusammengesetzten Datenpakete durch den Router.

- 25 Der zweite Multiplexer ist ausgangsseitig vorzugsweise mit dem Schaltwerk verbunden.

Der Verteilungsprozessor, Datenverarbeitungsprozessoren sowie der CAM-Codeprozessor sind bei einer besonders bevorzugten Ausführungsform an einen gemeinsamen Kopfdaten-Bus angeschlossen.

30

Jeder Datenverarbeitungsprozessor besitzt vorzugsweise einen eigenen lokalen Speicher.

35

An dem Kopfdatenbus ist vorzugsweise zusätzlich ein gemeinsamer globaler Speicher angeschlossen.

Der CAM-Coprozessor ist bei einer besonders bevorzugten Ausführungsform über FIFO-Zwischenspeicher mit dem Kopfdaten-Bus verbunden.

5

Dem Demultiplexer ist vorzugsweise ein Eingangspuffer vorgeschaltet.

10

Bei den Datennetzen handelt es sich dabei vorzugsweise um LAN-Netze oder das Internet.

Der Verteilungsprozessor sowie die Datenverarbeitungsprozessoren sind vorzugsweise vom gleichen Prozessortyp.

15

Im weiteren wird eine bevorzugte Ausführungsform des erfindungsgemäßen Hochgeschwindigkeits-Routers unter Bezugnahme auf die beigefügten Figuren zur Erläuterung erfindungswesentlicher Merkmale beschrieben.

20

Es zeigen:

Fig. 1 den prinzipiellen Aufbau eines herkömmlichen Routers nach dem Stand der Technik;

25

Fig. 2 einen Datenpfad innerhalb einer Linecard nach dem Stand der Technik;

Fig. 3 einen Multi-Prozessor-Router mit Pipeline-Architektur nach dem Stand der Technik;

30

Fig. 4 eine bevorzugte Ausführungsform des erfindungsgemäßen Hochgeschwindigkeits-Routers.

35

Figur 4 zeigt den Aufbau einer bevorzugten Ausführungsform des erfindungsgemäßen Hochgeschwindigkeits-Routers 1. Der Hochgeschwindigkeits-Router 1 besitzt einen Dateneingangsanschluss 2, über den der Router 1 seriell Datenpake-

te empfängt. Die Datenpakete enthalten einen Header bzw. Kopfdaten sowie eine Payload bzw. Nutzdaten. Die Datenpakete gelangen über eine Leitung 3 in einen Eingangspuffer 4 zum Zwischenspeichern der ankommenden Datenpakete. Von dem Eingangspuffer 4 gelangen die Datenpakete über eine Leitung 5 zu einem Demultiplexer 6, der die Kopfdaten von den Nutzdaten trennt. Die Kopfdaten werden durch den Demultiplexer 6 auf einen Kopfdaten-Bus 7 geschaltet, während die Nutzdaten durch den Demultiplexer 6 über eine Leitung 8 in einen Nutzdatenspeicher 9 eingeschrieben werden. Der Nutzdatenspeicher 9 ist vorzugsweise ein RAM-Speicher.

An dem Kopfdaten-Bus 7 ist ein Verteilungsprozessor 10 mit einer DMA-Einrichtung 11 angeschlossen. Der Verteilungsprozessor 10 dient zur Verteilung der an dem Kopfdaten-Bus 7 anliegenden Kopfdaten an verschiedene parallel angeordnete Datenverarbeitungsprozessoren 12, 13, 14, 15. Die Datenverarbeitungsprozessoren 12, 13, 14, 15 sind vorzugsweise vom selben Prozessortyp und weisen jeweils einen eigenen lokalen Speicher 16, 17, 18, 19 auf. Die lokalen Speicher sind dabei vorzugsweise RAM-Speicher. Die Verteilung der ankommenden Kopfdaten an die verschiedenen Datenverarbeitungsprozessoren 12, 13, 14, 15 erfolgt mittel DMA-Operation. Der Verteilungsprozessor 10 verteilt die Kopfdaten in Abhängigkeit der Priorität der Kopfdaten sowie der Arbeitsbelastung der Datenverarbeitungsprozessoren 12, 13, 14, 15.

An dem Kopfdaten-Bus 7 ist ferner ein gemeinsamer Speicher 20 vorgesehen, auf den alle Datenverarbeitungsprozessoren 12, 13, 14, 15 zugreifen können. Darüber hinaus enthält der erfindungsgemäße Router 1 einen CAM-Coprozessor 21 mit einem Assoziativspeicher bzw. einem CAM-Speicher. Der CAM-Coprozessor dient der Klassifizierung der Datenpakete. Dabei ist der CAM-Coprozessor über FIFO-Speicher 22, 23 mit dem Kopfdaten-Bus 7 zur Glättung des Datenflusses verbunden.

Der erfindungsgemäße Router 1 enthält ferner einen ersten Multiplexer 24 zum Zusammensetzen der am Kopfdaten-Bus 7 anliegenden Kopfdaten sowie der in dem Nutzdatenspeicher 9 zwischengespeicherten zugehörigen Nutzdaten. Die Kopf- und Nutzdaten eines ankommenden Datenpakets besitzen hierzu eine Kennzeichnung bzw. Identifizierung ID, welche angibt, zu welchem Datenpaket sie gehören. Der erste Multiplexer 24 ist über eine Leitung 25 mit dem Nutzdatenspeicher 9 und über eine Leitung 26 mit dem Kopfdaten-Bus 7 verbunden. Darüber hinaus ist der Multiplexer an ein Schaltwerk bzw. Switchfabric über eine Leitung 27 angeschlossen. Ausgangsseitig ist der erste Multiplexer 24 über eine Leitung 28 an einen FIFO-Ausgangsspeicher 29 angeschlossen, der zur Abgabe der zusammengesetzten Datenpakete über eine Leitung 30 und einen Ausgangsanschluss 31 des Routers 1 dient.

Der Router 1 enthält ferner einen zweiten Multiplexer 32, der eingangsseitig über Leitungen 25 mit dem Nutzdatenspeicher 9 und mit dem Kopfdaten-Bus 7 verbunden ist. An seinem Ausgang ist der zweite Multiplexer 32 über eine Leitung 33 an das Schaltwerk angeschlossen.

Der in Figur 4 dargestellte erfindungsgemäße Hochgeschwindigkeits-Router 1 ermöglicht die Datenübertragung von Datenpaketen mit einer sehr hohen Datenübertragungsgeschwindigkeit, wobei die verschiedenen Prozessoren aufgrund der parallelen Architekturen vom gleichen Prozessortyp sein können und dieselben Softwaretools für die verschiedenen Prozessoren verwendbar sind. Jedes ankommende Datenpaket wird als eine zustandslose Dateneinheit behandelt, wobei lediglich die Headerdaten bzw. Kopfdaten durch den Router 1 verarbeitet werden.

Ein Vorteil der in Figur 4 dargestellten Routerarchitektur besteht darin, dass eine Ausgangspufferung überflüssig wird. Lediglich die Kopfdaten werden sowohl eingangsseitig als auch ausgangsseitig gepuffert. Dabei werden die Kopfdaten eingangsseitig so lang zwischengespeichert bis die Klassifizierung

beendet ist und eine Entscheidung getroffen worden ist, wohin die die Kopfdaten und die zugehörigen Nutzdaten weitergeleitet werden sollen. Das Ausgangs-Port ist für das Scheduling verantwortlich und gibt an wohin und wann ein Datenpaket in den Ausgangs-FIFO-Puffer zur Datenübertragung eingeschrieben wird. Die Steuerinformation kann über das Schaltwerk bzw. die Switchfabric übertragen werden.

Die in Figur 4 dargestellte Router-Architektur kann für verschiedene Arten von Routern und Switches bzw. Schaltern eingesetzt werden, insbesondere für sogenannte Edge-Router, Core-Router, Server-Router und ATM-Switches.

Durch die parallele Anordnung mehrerer Prozessoren an dem gemeinsamen Kopfdaten-Bus 7 erreicht der erfindungsgemäße Hochgeschwindigkeits-Router 1 eine extrem hohe Datenübertragungsgeschwindigkeit bei gleichzeitiger einfacher Programmierbarkeit und Testbarkeit.

Patentansprüche

1. Hochgeschwindigkeits-Router zur Übertragung von Datenpaketen, die Kopfdaten und Nutzdaten enthalten, zwischen Daten-
5 netzen, wobei der Router (1) mehrere Datenverarbeitungsprozessoren (12, 13, 14, 15) zur parallelen Datenverarbeitung der Kopfdaten aufweist.

2. Hochgeschwindigkeits-Router nach Anspruch 1,
10 d a d u r c h g e k e n n z e i c h n e t,
dass ein Demultiplexer (6) zum Trennen der an dem Hochgeschwindigkeits-Router (1) anliegenden Datenpakete in Kopf- und Nutzdaten vorgesehen ist.

3. Hochgeschwindigkeits-Router nach Anspruch 1 oder 2,
15 d a d u r c h g e k e n n z e i c h n e t,
dass ein Verteilungsprozessor (10) zur Verteilung der getrennten Kopfdaten an die Datenverarbeitungsprozessoren (12, 13, 14, 15) vorgesehen ist.

20 4. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t,
dass der Verteilungs-Prozessor (10) die Kopfdaten in Abhängigkeit von der Priorität der Kopfdaten und der Arbeitsbelastung der Datenverarbeitungsprozessoren (12, 13, 14, 15) verteilt.

25 5. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche,
30 d a d u r c h g e k e n n z e i c h n e t,
dass die Verteilung der Kopfdaten an die Datenverarbeitungsprozessoren (12, 13, 14, 15) mittels DMA-Operationen erfolgt.

35 6. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche,
d a d u r c h g e k e n n z e i c h n e t,

dass ein CAM-Coprozessor (21) mit einem Assoziativspeicher zur Klassifizierung der Datenpakete vorgesehen ist.

7. Hochgeschwindigkeits-Router nach einem der vorangehenden

5 Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

dass ein Nutzdatenspeicher (9) zum Zwischenspeichern der getrennten Nutzdaten vorgesehen ist.

10 8. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche ,

d a d u r c h g e k e n n z e i c h n e t,

dass die Kopf- und Nutzdaten eines Datenpakets jeweils eine Kennzeichnung (ID) enthalten.

15

9. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

20

dass ein erster Multiplexer (24) zum Zusammensetzen von Kopfdaten und Nutzdaten vorgesehen ist, wobei die Nutzdaten von dem Nutzdatenspeicher (9) oder einem Schaltwerk stammen.

10. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche,

25

d a d u r c h g e k e n n z e i c h n e t,

dass ein zweiter Multiplexer (32) zum Zusammensetzen der in dem Nutzdatenspeicher (9) zwischengespeicherten Nutzdaten und der Kopfdaten vorgesehen ist.

30

11. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

dass dem ersten Multiplexer (24) ein FIFO-Speicher (29) nachgeschaltet ist zur Abgabe der zusammengesetzten Datenpakete

35

durch den Router (1).

12. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,
dass der zweite Multiplexer (32) ausgangseitig mit dem
5 Schaltwerk verbunden ist.

13. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,
10 dass der Verteilungsprozessor (10), die Datenverarbeitungs-
prozessoren (12, 13, 14, 15) und der CAM-Coprozessor (21) an
einen gemeinsamen Kopfdatenbus (7) angeschlossen sind.

14. Hochgeschwindigkeits-Router nach einem der vorangehenden
15 Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,
dass jeder Datenverarbeitungsprozessor (12, 13, 14, 15) mit
einem eigenen lokalen Speicher (16, 17, 18, 19) verbunden
ist.

20 15. Hochgeschwindigkeits-Router nach einem der vorangehenden
Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,
dass an dem Kopfdaten-Bus (7) zusätzlich ein gemeinsamer
25 Speicher (20) angeschlossen ist.

16. Hochgeschwindigkeits-Router nach einem der vorangehenden
Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,
30 dass der CAM-Coprozessor (21) über FIFO-Zwischenspeicher (22,
23) an dem Kopfdaten-Bus (7) angeschlossen ist.

17. Hochgeschwindigkeits-Router nach einem der vorangehenden
Ansprüche,

35 d a d u r c h g e k e n n z e i c h n e t,
dass dem Demultiplexer (6) ein Eingangspuffer (4) vorgeschal-
tet ist.

18. Hochgeschwindigkeit-Router nach einem der vorangehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t ,

5 dass die Datennetze LAN-Netze sind.

19. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche 1-17,

d a d u r c h g e k e n n z e i c h n e t ,

10 dass eines der Datennetze das Internet ist.

20. Hochgeschwindigkeits-Router nach einem der vorangehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t ,

15 dass der Verteilungsprozessor (10) und die Datenverarbeitungsprozessoren (12, 13, 14, 15) Prozessoren vom gleichen Prozessortyp sind.

Zusammenfassung

Hochgeschwindigkeits-Router

- 5 Hochgeschwindigkeits-Router zur Übertragung von Datenpaketen, die Kopfdaten und Nutzdaten enthalten, zwischen Datennetzen, wobei der Router (1) mehrere Datenverarbeitungsprozessoren (12, 13, 14, 15) zur parallelen Datenverarbeitung der Kopfdaten aufweist.

10

Figur 4

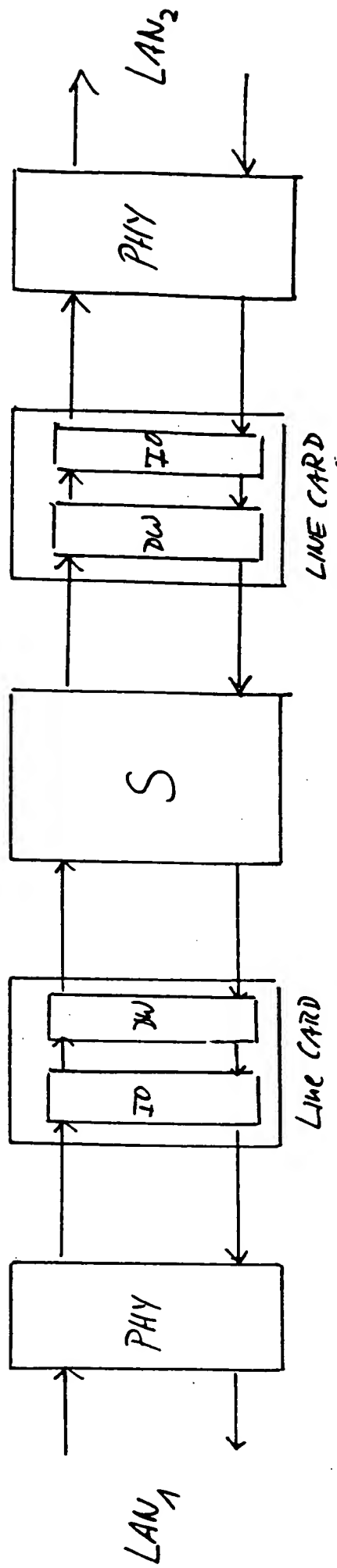
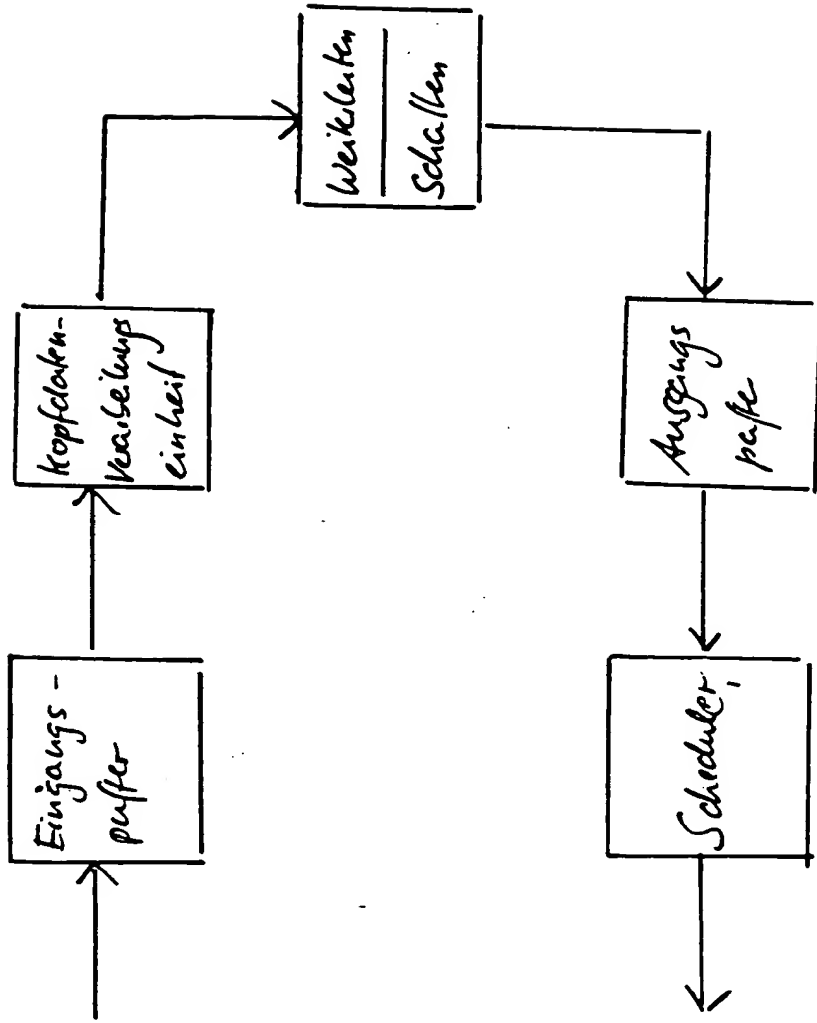


Fig. 1

7 (i) $7 \pm 4 \frac{1}{2} \pm 7$



Stoll

Fig. 2

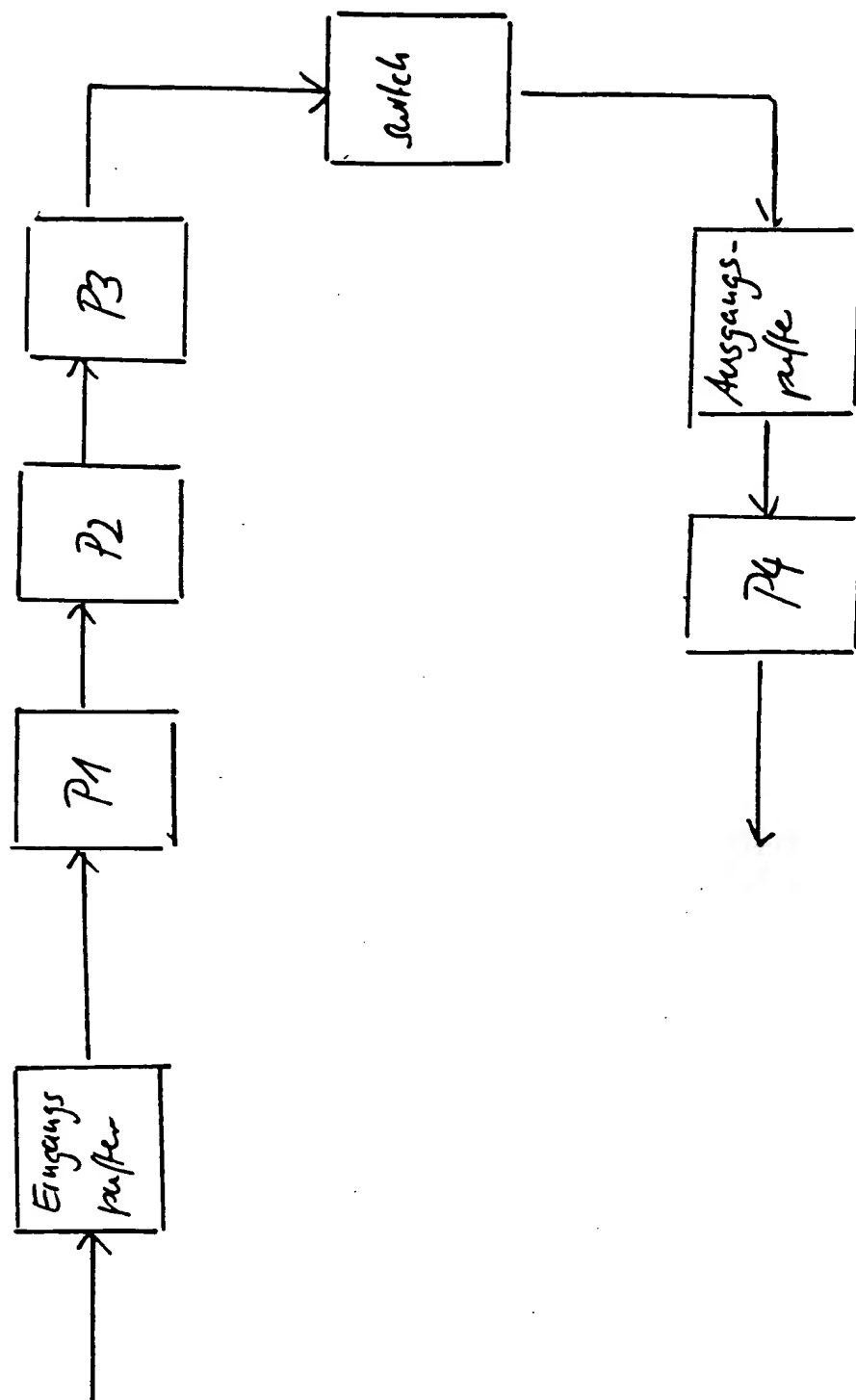


Fig. 3 Stoll

4/9

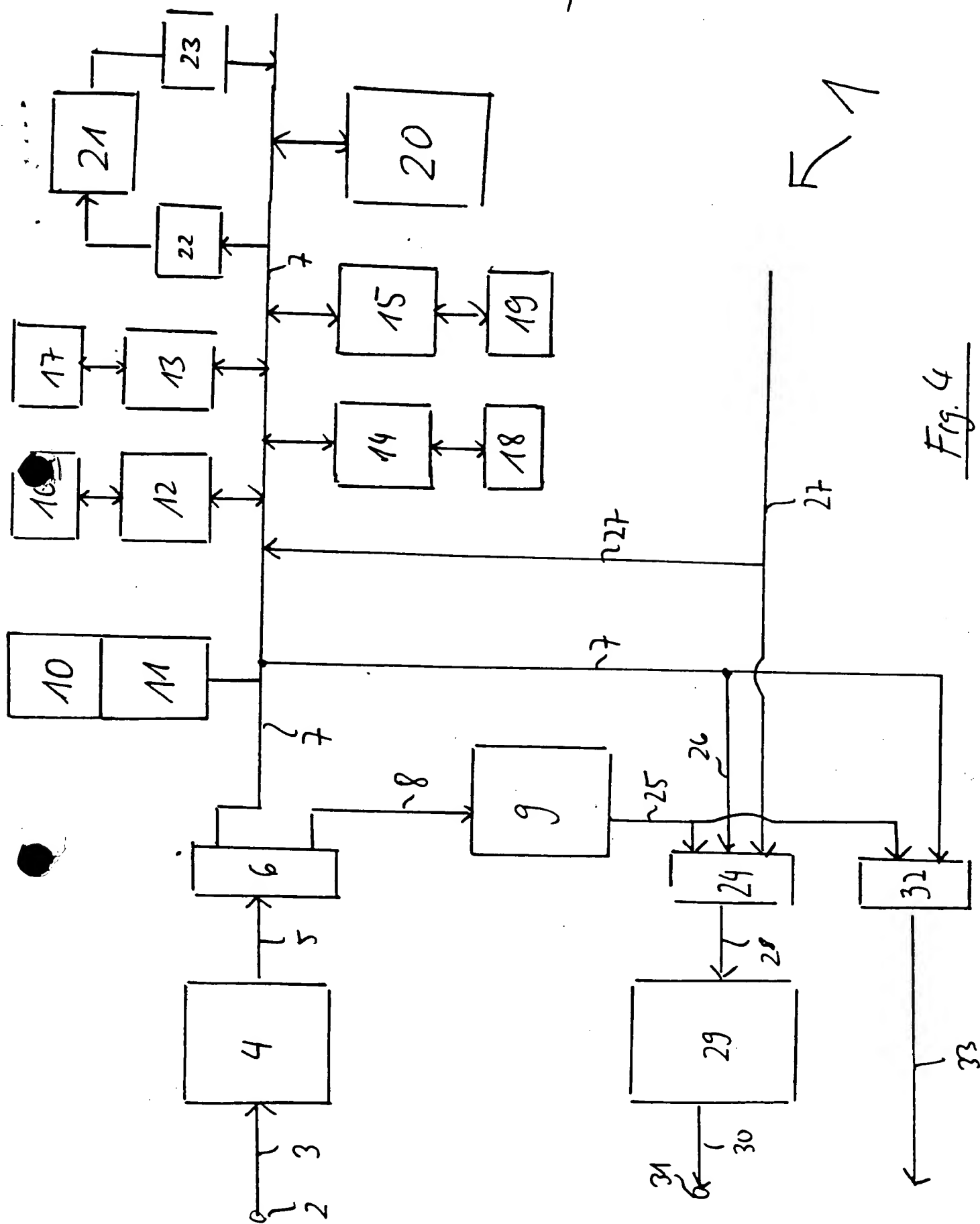


Fig. 4

Fig. 4

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.